

**AGH**AGH UNIVERSITY OF SCIENCE
AND TECHNOLOGY

Nazwa modułu: Układy elektroniczne

Rok akademicki: 2017/2018 Kod: JFT-1-503-s Punkty ECTS: 5

Wydział: Fizyki i Informatyki Stosowanej

Kierunek: Fizyka Techniczna Specjalność: —

Poziom studiów: Studia I stopnia Forma i tryb studiów: Stacjonarne

Język wykładowy: Polski Profil kształcenia: Ogólnoakademicki (A) Semestr: 5

Strona www: —

Osoba odpowiedzialna: prof. dr hab. inż. Idzik Marek (idzik@fis.agh.edu.pl)

Osoby prowadzące: dr inż. Hottowy Paweł (hottowy@agh.edu.pl)
prof. dr hab. inż. Idzik Marek (idzik@fis.agh.edu.pl)
dr inż. Fiutowski Tomasz (tomasz.fiutowski@agh.edu.pl)
dr inż. Koperny Stefan (koperny@fis.agh.edu.pl)

Krótką charakterystyka modułu

Powyższe zajęcia powinny umożliwić studentowi zrozumienie działania podstawowych układów elektronicznych.

Opis efektów kształcenia dla modułu zajęć

Kod EKM	Student, który zaliczył moduł zajęć wie/umie/potrafi	Powiązania z EKK	Sposób weryfikacji efektów kształcenia (forma zaliczeń)
Wiedza			
M_W001	Student zna podstawy działania podstawowych elementów układów elektronicznych, czyli diód, tranzystorów bipolarnych i tranzystorów polowych	FT1A_W02, FT1A_W08, FT1A_W05, FT1A_W16, FT1A_W01	Wykonanie ćwiczeń laboratoryjnych, Kolokwium, Egzamin, Aktywność na zajęciach
M_W002	Student zna podstawowe układy elektroniki analogowej. Student wie jak z podstawowych bloków analogowych budować układy mające praktyczne zastosowania (przetworniki, generatory, etc...)	FT1A_W02, FT1A_W08, FT1A_W10, FT1A_W07	Wykonanie ćwiczeń laboratoryjnych, Kolokwium, Egzamin, Aktywność na zajęciach

M_W003	Student zna podstawy działania elektroniki cyfrowej oraz podstawowe bramki logiczne. Student wie jak z podstawowych kombinacyjnych i sekwencyjnych bramek logicznych budować układy mające praktyczne zastosowania (liczniki, rejestry, sumatory, etc...)	FT1A_W02, FT1A_W08, FT1A_W10, FT1A_W07	Wykonanie ćwiczeń laboratoryjnych, Kolokwium, Egzamin, Aktywność na zajęciach
Umiejętności			
M_U001	Student potrafi zaprojektować i zbudować podstawowe układy elektroniki cyfrowej, takie jak bramki kombinacyjne, liczniki, etc...	FT1A_U09, FT1A_U05, FT1A_U01, FT1A_U02, FT1A_U13	Wykonanie ćwiczeń laboratoryjnych, Aktywność na zajęciach
M_U002	Student potrafi zmierzyć charakterystyki pracy i parametry oraz wykonać sprawozdanie z analizą wyników pomiarów dla różnych układów elektroniki analogowej i cyfrowej	FT1A_U08, FT1A_U04, FT1A_U09, FT1A_U07, FT1A_U05, FT1A_U01, FT1A_U02, FT1A_U13	Wykonanie ćwiczeń laboratoryjnych, Aktywność na zajęciach
M_U003	Student potrafi zaprojektować i zbudować prosty wzmacniacz tranzystorowy, zmierzyć jego charakterystyki i opracować dane	FT1A_U09, FT1A_U01, FT1A_U02, FT1A_U13	Wykonanie ćwiczeń laboratoryjnych, Aktywność na zajęciach
Kompetencje społeczne			
M_K001	Student potrafi zaprezentować się na forum grupy	FT1A_K04, FT1A_K05, FT1A_K01	Udział w dyskusji
M_K002	Student potrafi konstruktywnie współpracować w zespole wykonującym ćwiczenie laboratoryjne	FT1A_K04, FT1A_K01	Wykonanie ćwiczeń laboratoryjnych, Aktywność na zajęciach

Matryca efektów kształcenia w odniesieniu do form zajęć

Kod EKM	Student, który zaliczył moduł zajęć wie/umie/potrafi	Forma zajęć										
		Wykład	Ćwiczenia audytoryjne	Ćwiczenia laboratoryjne	Ćwiczenia projektowe	Konwersatorium	Zajęcia seminaryjne	Zajęcia praktyczne	Zajęcia terenowe	Zajęcia warsztatowe	Inne	E-learning
Wiedza												
M_W001	Student zna podstawy działania podstawowych elementów układów elektronicznych, czyli diód, tranzystorów bipolarnych i tranzystorów polowych	+	+	+	-	-	-	-	-	-	-	-

M_W002	Student zna podstawowe układy elektroniki analogowej. Student wie jak z podstawowych bloków analogowych budować układy mające praktyczne zastosowania (przetworniki, generatory, etc...)	+	+	+	-	-	-	-	-	-	-	-
M_W003	Student zna podstawy działania elektroniki cyfrowej oraz podstawowe bramki logiczne. Student wie jak z podstawowych kombinacyjnych i sekwencyjnych bramek logicznych budować układy mające praktyczne zastosowania (liczniki, rejestry, sumatory, etc...)	+	+	+	-	-	-	-	-	-	-	-
Umiejętności												
M_U001	Student potrafi zaprojektować i zbudować podstawowe układy elektroniki cyfrowej, takie jak bramki kombinacyjne, liczniki, etc...	+	+	+	-	-	-	-	-	-	-	-
M_U002	Student potrafi zmierzyć charakterystyki pracy i parametry oraz wykonać sprawozdanie z analizą wyników pomiarów dla różnych układów elektroniki analogowej i cyfrowej	-	+	+	-	-	-	-	-	-	-	-
M_U003	Student potrafi zaprojektować i zbudować prosty wzmacniacz tranzystorowy, zmierzyć jego charakterystyki i opracować dane	+	+	+	-	-	-	-	-	-	-	-
Kompetencje społeczne												
M_K001	Student potrafi zaprezentować się na forum grupy	-	+	+	-	-	-	-	-	-	-	-
M_K002	Student potrafi konstruktywnie współpracować w zespole wykonującym ćwiczenie laboratoryjne	-	+	+	-	-	-	-	-	-	-	-

Treść modułu zajęć (program wykładów i pozostałych zajęć)

Wykład

Tematyka

WYKLADY

1. Diody w układach elektronicznych. Rodzaje diod i ich parametry. Zastosowania diod, prostowniki jedno i dwupołówkowe. – 2 godz.

2. Tranzystor bipolarny. Budowa i zasada działania tranzystora. Charakterystyka prądowo-napięciowa. Model małosygnalowy i schemat zastępczy tranzystora bipolarnego – 2 godz.
3. Tranzystor polowy. Budowa i zasada działania tranzystora. Charakterystyka prądowo-napięciowa, model małosygnalowy i schemat zastępczy tranzystora polowego – 2 godz.
4. Podstawowe konfiguracje pracy tranzystora bipolarnego i polowego. Układ WE (WS), WB (WG) i WC (WD). Punkt pracy. Małosygnalowe wzmocnienie napięciowe i prądowe, rezystancja wejściowa i wyjściowa. – 2 godz.
5. Odpowiedź częstotliwościowa w układach jednotranzystorowych. Pełna analiza częstotliwościowa oraz przybliżenie Millera – 2 godz.
6. Konfiguracje wzmacniaczy z dwoma tranzystorami, układy Darlingtona (WC-WC, WC-WE), wzmacniacz kaskodowy. Wzmocnienie, rezystancja wejściowa i wyjściowa oraz transkonduktancja układu zastępczego. – 2 godz
7. Źródła prądowe na tranzystorach bipolarnych i polowych. Lustro prądowe, źródło Widlara, źródło kaskodowe i źródło Wilsona. Własności źródeł prądowych i modele małosygnalowe, prądy stałe, rezystancja dynamiczna. – 2 godz.
8. Wzmacniacz różnicowy na tranzystorach bipolarnych oraz MOS. Charakterystyka wielkosygnalowa i małosygnalowa, Sygnały sumacyjne i różnicowe. Wzmacniacz różnicowy z aktywnym obciążeniem – 2 godz.
9. Wzmacniacze mocy. Parametry, charakterystyki i klasy. Wtórnik emiterowy jako wzmacniacz klasy A. Układ przeciwobny push-pul jako wzmacniacz klasy B. Przykłady wzmacniaczy mocy klasy AB – 2 godz.
10. Budowa wzmacniacza operacyjnego oraz jego zastosowanie w podstawowych układach elektroniki analogowej: układy zasilające, generatory, przetworniki ADC i DAC
11. Podstawy elektroniki cyfrowej. Algebra Boole'a. Tablice Karnough. Minimalizacja funkcji logicznych metodą pełnych sum oraz pełnych iloczynów – 2 godz.
12. Inwerter jako podstawowa bramka elektroniki cyfrowej. Własności statyczne i dynamiczne bramek cyfrowych. – 2 godz.
13. Kombinacyjna logika statyczna. Sieci PUN, PDN. Rodziny logiki statycznej: Komplementarny CMOS, Logika wymiarowana (ratioed logic) – pseudo-NMOS, Logika "Pass-Transistor" – bramki transmisyjne. Kombinacyjna logika dynamiczna – 2 godz.
14. Sekwencyjna logika statyczna. Mechanizm pamięci. Budowa i działanie statycznych zatrząsków i przerzutników typu D. Sekwencyjna logika dynamiczna. Standardowe dynamiczne zatrząski i przerzutniki typu D – 2 godz.
15. Podstawowe układy cyfrowe synchroniczne i asynchroniczne. Liczniki, rejestry przesuwne, układy sumujące i mnożące. – 2 godz.

Ćwiczenia audytoryjne

Tematyka

Ćwiczenia audytoryjne – 14 godz.

1. Podstawowe konfiguracje pracy tranzystora bipolarnego i polowego. Układ WE (WS), WB (WG) i WC (WD):
 - student potrafi wyliczyć punkt pracy tranzystora w zadanej konfiguracji
 - student potrafi wyliczyć małosygnalowe wzmocnienie napięciowe i prądowe, rezystancję wejściową i wyjściową
2. Odpowiedź częstotliwościowa w układach jednotranzystorowych:
 - student potrafi wykonać analizę częstotliwościową konfiguracji jednotranzystorowych
3. Źródła prądowe na tranzystorach bipolarnych i polowych:
 - student potrafi wyliczyć parametry wielko i małosygnalowe różnych źródeł

prądowych

4. Konfiguracje wzmacniaczy: wzmacniacz kaskodowy, wzmacniacz różnicowy:

- student potrafi wyliczyć parametry małosygnałowe (wzmocnienie, rezystancja) typowych wzmacniaczy

5. Podstawy elektroniki cyfrowej. Algebra Boole'a. Tablice Karnough. Minimalizacja funkcji logicznych metodą pełnych sum oraz pełnych iloczynów"

- student potrafi przeprowadzić minimalizację funkcji logicznej, tak w sposób symboliczny, jak również przy użyciu tablic Karnough

6. Kombinacyjna logika statyczna. Sieci PUN, PDN. Rodziny logiki statycznej komplementarny CMOS:

- student potrafi zaprojektować i zaimplementować na poziomie tranzystorów dowolną kombinacyjną bramkę logiczną w technologii CMOS (np. układ sumacyjny)

7. Sekwencyjne układy cyfrowe synchroniczne:

- student potrafi zaprojektować i zaimplementować na poziomie przerzutników i bramek logicznych podstawowe układy sekwencyjne (np. liczniki)

Ćwiczenia laboratoryjne

Tematyka

LABORATORIUM ELEKTRONICZNE – 28 godz.

1. Linia długa

Efekty kształcenia:

student potrafi wyznaczyć współczynniki odbicia linii w zależności od obciążenia
student potrafi określić warunki dopasowania wejścia i wyjścia linii na podstawie zaobserwowanego przebiegu

student potrafi podać warunki wystąpienia efektu pojemnościowego linii długiej

student potrafi wyznaczyć współczynnik tłumienia linii długiej

2. Filtry

Efekty kształcenia:

student potrafi zbudować proste filtry bierno- górno-, dolno- i pasmowoprzepustowe

student potrafi zmierzyć charakterystykę amplitudowo-częstotliwościową układu

student potrafi wyznaczyć częstotliwość graniczną badanego filtru

student potrafi zbudować filtry aktywne: o tłumieniu krytycznym, Butterwortha, Chebyszewa, Bessela

3. Wzmacniacz operacyjny w układach liniowych

Efekty kształcenia:

student potrafi zbudować wtórnik napięcia

student potrafi wyznaczyć szybkość narastania sygnału na wyjściu układu

student potrafi zbudować wzmacniacz odwracający i nieodwracający o zadanym wzmocnieniu

student potrafi określić zależność pomiędzy wzmocnieniem a pasmem przenoszenia wzmacniacza

4. Charakterystyki tranzystorów bipolarnych i polowych (FET)

Efekty kształcenia:

student potrafi zbudować układ pomiarowy zapewniający jednoczesny pomiar napięcia i natężenia prądu

student potrafi poprawnie spolaryzować tranzystor bipolarny i FET

student potrafi wyznaczyć charakterystyki przejściowe i wyjściowe tranzystorów

student potrafi określić obszar pracy aktywnej normalnej tranzystorów

5. Układy kombinacyjne

Efekty kształcenia:

student potrafi w postaci sumy iloczynów zrealizować podstawowe funkcje logiczne:

NOT, AND, NAND, OR, NOR, XOR, XNOR

student potrafi zaprojektować prosty multiplekser 2 do 1 i uogólnić projekt dla większej liczby wejść

student potrafi zbudować dekodery kodu 1 z 8 na kod wyświetlacza 7-mio segmentowego

student potrafi zbudować dekodery kodu binarnego na kod wyświetlacza 7-mio segmentowego

6. Układy sekwencyjne

Efekty kształcenia:

student potrafi zbudować licznik o zadanej pojemności liczący w kodzie binarnym w przód, w tył i rewersyjny

student potrafi zbudować licznik liczący w kodzie Gray'a

student potrafi zbudować konwerter z kodu Gray'a na kod BCD

Sposób obliczania oceny końcowej

Oceny z laboratorium elektronicznego (L) oraz z egzaminu (E) obliczane są następująco: procent uzyskanych punktów przeliczany jest na ocenę zgodnie z Regulaminem Studiów AGH.

Ocena końcowa (OK) obliczana jest jako średnia ważona ocen z egzaminu (E), laboratorium elektronicznego (L) i ćwiczeń ©:

$$OK = 0.5 \times E + 0.3 \times L + 0.2 \times C$$

Uzyskanie pozytywnej oceny (OK) wymaga uzyskania wszystkich pozytywnych ocen cząstkowych (E, L, C). Każda ocena cząstkowa liczona jest jako średnia ważona z wszystkich terminów.

Wymagania wstępne i dodatkowe

Znajomość zagadnień przedstawianych na wykładzie „Teoria obwodów i sygnałów”

Zalecana literatura i pomoce naukowe

Tietze U., Schenk Ch., Układy półprzewodnikowe (wydanie czwarte)

Razavi B., Fundamentals of Microelectronics

Turczyński J., Piękoś J., Układy scalone TTL w systemach cyfrowych

Rabaey J. M., Digital Integrated Circuits.

Gray P.R., Analysis and Design of Analog Integrated Circuits.

Publikacje naukowe osób prowadzących zajęcia związane z tematyką modułu

C. Abellan Beteta, S. Bugiel, R. Dasgupta, M. Firlej, T. Fiutowski, M. Idzik, C. Kane, J. Moron, K. Swientek, J. Wang, 8-channel prototype of SALT readout ASIC for Upstream Tracker in the upgraded LHCb experiment, JINST 12 (2017) C02007

S. Bugiel, R. Dasgupta, M. Firlej, T. Fiutowski, M. Idzik, M. Kopeć, J. Moroń, K. Świentek, Ultra-Low Power Fast Multi-Channel 10-Bit ADC ASIC for Readout of Particle Physics Detectors, IEEE Transactions on Nuclear Science, vol 63, no 5 pp. 2622-2631

Sz. Bugiel, R. Dasgupta, M. Firlej, T. Fiutowski, M. Idzik, M. Kuczynska, J. Moron, K. Swientek, T. Szumlak, SALT, a dedicated readout chip for high precision tracking silicon strip detectors at the LHCb Upgrade, JINST 11 (2016) C02028M

D. Przyborowski, T. Fiutowski, M. Idzik, M. Kajetanowicz, G. Korcyl, P. Salabura, J. Smyrski, P. Strzempek, K. Swientek, P. Terlecki, J. Tokarz, Development of a dedicated front-end electronics for straw tube trackers in the PANDA experiment, Journal of Instrumentation, JINST 11 P08009 2016

M. Firlej, T. Fiutowski, M. Idzik, J. Moron, K. Swientek, Development of a low power Delay-Locked Loop in two 130 nm CMOS technologies, JINST 11 (2016) C02027

Firlej, T. Fiutowski, M. Idzik, J. Moron, K. Swientek, A wide range ultra-low power Phase-Locked Loop with automatic frequency setting in 130 nm CMOS technology for data serialisation, JINST 10 (2015)P12015, 1-16

M. Firlej, T. Fiutowski, M. Idzik, S. Kulis, J. Moron, K. Swientek, A fast, ultra-low and frequency-scalable power consumption, 10-bit SAR ADC for particle physics detectors, JINST 10 (2015) P11012

M. Firlej, T. Fiutowski, M. Idzik, J. Moroń and K. Świentek, Development of scalable frequency and power Phase-Locked Loop in 130 nm CMOS technology, Journal of Instrumentation, JINST 9 C02006, February 2014

- M. Firlej, T. Fiutowski, M. Idzik, J. Moroń and K. Świentek, A fast, low-power, 6-bit SAR ADC for readout of strip detectors in the LHCb Upgrade experiment, *Journal of Instrumentation*, JINST 9 P07006, July 2014
- M. Firlej, T. Fiutowski, M. Idzik, J. Moron, K. Swientek, A fast, low-power, multichannel 6-bit ADC ASIC with data serialisation, *Proceedings of Science by SISSA, PoS(TIPP2014)*
- D. Przyborowski, M. Idzik, Development of Low-Power Small-Area L-2L CMOS DACs for multichannel readout systems, *Journal of Instrumentation*, JINST 7 C01026, January 2012
- J. Moroń, M. Firlej, M. Idzik, Development of low power Phase-Locked Loop (PLL) and PLL-based transceiver, *Journal of Instrumentation*, JINST 7 C01099, January 2012
- Sz. Kulis, A. Matoga, M. Idzik, K. Świentek, T. Fiutowski, D. Przyborowski, A general purpose multichannel readout system for radiation detectors, *Journal of Instrumentation*, JINST 7 T01004, January 2012
- M. Idzik, K. Świentek, T. Fiutowski, S. Kulis, D. Przyborowski, A 10-bit Multichannel Digitizer ASIC for Detectors in Particle Physics Experiments, *IEEE Transaction on Nuclear Science*, vol. 59, no 2, pp. 294-302, 2012
- Sz. Kulis, M. Idzik, Triggerless Readout with Time and Amplitude Reconstruction of Event Based on Deconvolution Algorithm, *Acta Physica Polonica B, Proceedings Supplement*, Vol. 4, No. 1 p.49-58, 2011
- J. Moroń, M. Firlej, M. Idzik, Development of Fast Transceiver for Serial Data Transmission in Luminosity Detector at Future Linear Collider, *Acta Physica Polonica B, Proceedings Supplement*, Vol. 4, No. 1 p.41-48, 2011
- M. Idzik, K. Swientek, T. Fiutowski, S. Kulis, P. Ambalathankandy, A power scalable 10-bit pipeline ADC for Luminosity Detector at ILC, *JINST 6 P01004* 2011
- M. Idzik, K. Swientek, Sz. Kulis, Development of pipeline ADC for the Luminosity Detector at ILC, *JINST 5 P04006* 2010
- D. Przyborowski, M. Idzik, A 10-bit Low-Power Small-Area High-Swing CMOS DAC, *IEEE Transactions on Nuclear Science*, Vol. 57, No 1, pp 292-299, 2010
- M. Idzik, Sz. Kulis, D. Przyborowski, Development of front-end electronics for the luminosity detector at ILC, *Nucl. Instr. and Meth. A* 608 (2009) pp.169-174
- P. Gryboś, M. Idzik, P. Maj, Noise optimization of charge amplifiers with MOS input transistors operating in moderate inversion region for short peaking times, *IEEE Transactions on Nuclear Science* (2007) vol. 54 no. 3, 555-560
- P. Grybos, M. Idzik, A. Skoczen, Design of low noise charge amplifier in sub-micron technology for fast shaping time, *Analog Integr Circ S* 49 (2): 107-114 Nov 2006

Informacje dodatkowe

I – Sposób i tryb wyrównania zaległości powstałych wskutek nieobecności studenta na zajęciach:

ćwiczenia audytoryjne (dawniej rachunkowe), lab. komputerowe, projektowe itp.:

Nieobecność na jednych ćwiczeniach zajęciach wymaga od studenta samodzielnego opanowania przerabianego na tych zajęciach materiału. Nieobecność na więcej niż jednych zajęciach wymaga od studenta samodzielnego opanowania przerabianego na tych zajęciach materiału i jego zaliczenia w formie pisemnej w wyznaczonym przez prowadzącego terminie, lecz nie później jak w ostatnim tygodniu trwania zajęć. Student który bez usprawiedliwienia opuścił więcej niż 10% zajęć i jego cząstkowe wyniki w nauce były negatywne może zostać pozbawiony, przez prowadzącego zajęcia, możliwości wyrównania zaległości.

ćwiczenia laboratoryjne:

Pod koniec semestru przewidziany jest dodatkowy termin ćwiczeń (ogłaszany 2 tygodnie wcześniej przez prowadzących), w którym można wykonać pomiary, których student z przyczyn losowych nie mógł wykonać w pierwotnym terminie. Studenci mogą wówczas odrabiać ćwiczenia po uprzednim uzyskaniu zgody prowadzącego zajęcia w jego grupie oraz odpowiedzi z części teoretycznej.

Obecność na wykładzie: zgodnie z Regulaminem Studiów AGH.

II – Zasady zaliczania zajęć:

ćwiczenia audytoryjne (dawniej rachunkowe), lab. komputerowe, projektowe itp.: Podstawowym terminem uzyskania zaliczenia jest koniec zajęć w danym semestrze. Student może przystąpić do poprawkowego zaliczenia.

Student który bez usprawiedliwienia opuścił więcej niż 10% zajęć i jego cząstkowe wyniki w nauce były negatywne może zostać pozbawiony, przez prowadzącego zajęcia, możliwości poprawkowego zaliczenia zajęć.

ćwiczenia laboratoryjne:

Zaliczenie laboratorium wymaga zaliczenia wszystkich ćwiczeń podanych w treści modułu.

Warunkiem uzyskania zaliczenia z pojedynczego ćwiczenia jest:

- uzyskanie pozytywnej oceny z przygotowania teoretycznego
- poprawnie wykonane pomiary
- zaliczone sprawozdanie z opracowaniem wyników

Warunkiem przystąpienia do egzaminu jest wcześniejsze uzyskanie zaliczenia z wszystkich rodzajów

ćwiczeń.

Nakład pracy studenta (bilans punktów ECTS)

Forma aktywności studenta	Obciążenie studenta
Udział w wykładach	30 godz
Samodzielne studiowanie tematyki zajęć	34 godz
Udział w ćwiczeniach laboratoryjnych	30 godz
Przygotowanie do zajęć	34 godz
Egzamin lub kolokwium zaliczeniowe	2 godz
Sumaryczne obciążenie pracą studenta	130 godz
Punkty ECTS za moduł	5 ECTS